

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-204567

(43)Date of publication of application : 19.07.2002

(51)Int.Cl.

H02M 3/07

(21)Application number : 2001-325838

(71)Applicant : ROHM CO LTD

(22)Date of filing : 24.10.2001

(72)Inventor : HOSHINO TAICHI  
OYAMA EITARO

(30)Priority

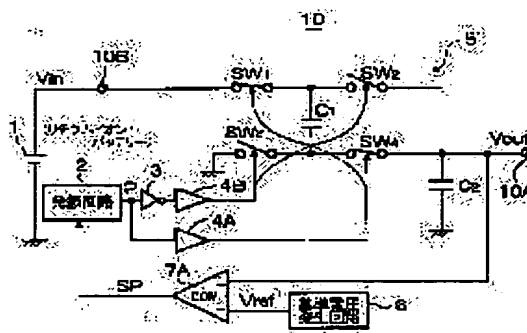
Priority number : 2000327080 Priority date : 26.10.2000 Priority country : JP

## (54) STEP-DOWN DC-DC CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a step-down DC-DC converter that is efficient, produces less noise, and occupies a smaller area.

SOLUTION: The step-down DC-DC converter is provided with a switch circuit, comprising a plurality of switches that perform switching on output signals from an oscillation circuit for generating signals of a specific frequency, and thereby alternately connect a first and a second capacitors in series and in parallel. Power of voltage divided in series connection is extracted, and power of voltage divided and charged in parallel connection is extracted from the individual capacitors. As a result, a step-down conversion is efficiently implemented, and when the voltage exceeds a target reference output voltage, a control is carried out merely by stopping the oscillation circuit.



## LEGAL STATUS

[Date of request for examination] 07.10.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-204567

(P2002-204567A)

(43) 公開日 平成14年7月19日 (2002.7.19)

(51) Int.Cl.<sup>7</sup>

H 0 2 M 3/07

識別記号

F I

H 0 2 M 3/07

ターコト<sup>\*</sup> (参考)

5 H 7 3 0

審査請求 未請求 請求項の数14 O L (全 6 頁)

(21) 出願番号 特願2001-325838 (P2001-325838)

(22) 出願日 平成13年10月24日 (2001. 10. 24)

(31) 優先権主張番号 特願2000-327080 (P2000-327080)

(32) 優先日 平成12年10月26日 (2000. 10. 26)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 星野 太一

京都市右京区西院溝崎町21番地 ローム株式会社社内

(72) 発明者 大山 英太郎

京都市右京区西院溝崎町21番地 ローム株式会社社内

(74) 代理人 100079555

弁理士 梶山 信是 (外1名)

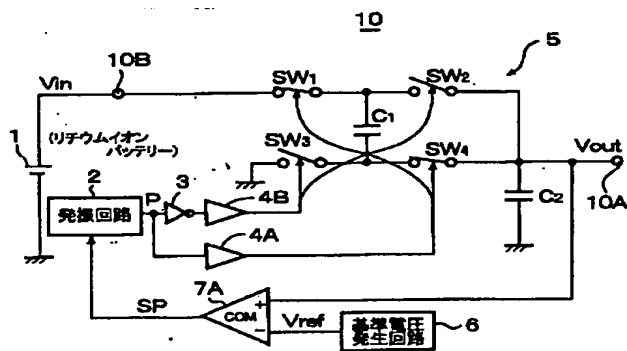
Fターム (参考) 5H730 BB02 DD10 DD12 DD13 FD01  
FG01

(54) 【発明の名称】 降圧DC/DCコンバータ

(57) 【要約】

【課題】 高効率でノイズの発生が少なく、占有面積が小さい降圧DC/DCコンバータを提供することにある。

【解決手段】 この発明は、特定の周波数の信号を発生する発振回路の出力信号によりスイッチングして第1および第2のコンデンサを直列および並列に交互に接続する複数のスイッチからなるスイッチ回路を設けて、直列接続のときに分圧された電圧の電力を取り出し、さらに並列接続のときの分圧充電された電圧の電力を各コンデンサから取り出すことにより効率のよい降圧変換ができ、目標となる基準出力電圧より電圧が上昇したときには、発振回路を停止させるだけで制御するものである。



## 【特許請求の範囲】

【請求項1】第1および第2のコンデンサと、  
特定の周波数の信号を発生する発振回路と、  
この発振回路の出力信号を受けてスイッチングして前記  
第1および第2のコンデンサを直列および並列に交互に  
接続する複数のスイッチからなるスイッチ回路と、  
前記第1および第2のコンデンサが直列に接続されてい  
るときに直流電圧によりこれらコンデンサを充電する直  
流電源と、

前記第1および第2のコンデンサが直列に接続されてい  
るときにこれらコンデンサにより分圧された電圧点から  
電力を取り出し並列に接続されているときにこれらのコ  
ンデンサの端子電圧の電力を取り出す出力端子と、  
この出力端子の出力電圧を検出して所定の基準電圧と比  
較して基準電圧を超えているときに前記発振回路の発振  
を停止する信号を発生するコンパレータとを備え、前記  
スイッチ回路は、前記発振回路が停止状態にあるときに  
前記第1および第2のコンデンサを並列接続状態とする  
ことを特徴とする降圧DC/DCコンバータ。

【請求項2】前記直流電源は電池であり、前記特定の周  
波数は、一定であり、前記基準電圧は、前記直流電圧の  
1/2より小さい電圧であり、前記第1および第2のコ  
ンデンサと前記スイッチ回路とによりチャージポンプ回  
路が構成される請求項1記載の降圧DC/DCコンバー  
タ。

【請求項3】前記第1および第2のコンデンサの容量は  
実質的に等しいものである請求項2記載の降圧DC/DC  
コンバータ。

【請求項4】前記基準電圧は、安定化される目標電圧に  
実質的に対応している請求項3記載の降圧DC/DCコン  
バータ。

【請求項5】前記出力電圧の検出は、抵抗分圧回路を介  
して行われる請求項3記載の降圧DC/DCコンバー  
タ。

【請求項6】前記スイッチ回路の前記複数のスイッチ  
は、MOSトランジスタで構成され、相補的にON/O  
FFする請求項4記載の降圧DC/DCコンバータ。

【請求項7】前記スイッチ回路の前記複数のスイッチ  
は、第1、第2、第3、第4のスイッチ回路であり、前  
記第1のコンデンサの一端子は、前記第1スイッチ回路  
を介して前記電池の正極側に接続され、かつ、第2のス  
イッチ回路を介して前記出力端子に接続され、前記第1  
のコンデンサの残りの一端子は、前記第3スイッチ回路  
を介して接地ラインを介して前記電池の負極側に接続さ  
れ、かつ、前記第4のスイッチ回路を介して前記出力端  
子に接続され、前記第2のコンデンサの一端子は、前記  
出力端子に接続され、かつ、前記第2のコンデンサの残  
りの一端子は、接地ラインを介して前記電池の負極側に  
接続されている請求項6記載の降圧DC/DCコンバー  
タ。

【請求項8】第1および第2のコンデンサと、  
特定の周波数の信号を発生する発振回路と、  
この発振回路の出力信号を受けてスイッチングして前記  
第1および第2のコンデンサを直列および並列に交互に  
接続する複数のスイッチからなるスイッチ回路と、  
直流電源と、

前記第1および第2のコンデンサが直列に接続されてい  
るときにこれらコンデンサにより分圧された電圧点から  
電力を取り出し並列に接続されているときにこれらのコ  
ンデンサの端子電圧の電力を取り出す出力端子と、  
この出力端子の出力電圧を検出して所定の基準電圧と比  
較して基準電圧を超えているときに前記発振回路の発振  
を停止する信号を発生するコンパレータとを備え、前記  
第1および第2のコンデンサは、これらコンデンサが直  
列に接続されているときに前記直流電源により充電さ  
れ、前記スイッチ回路は、前記発振回路が停止状態にあ  
るときに前記第1および第2のコンデンサを並列接続状  
態とすることを特徴とする降圧DC/DCコンバータ。

【請求項9】前記第1および第2のコンデンサの容量は  
実質的に等しいものである請求項8記載の降圧DC/DC  
コンバータ。

【請求項10】n個（nは3以上の整数）のコンデンサ  
と、

特定の周波数の信号を発生する発振回路と、  
この発振回路の出力信号を受けてスイッチングして前記  
n個のコンデンサを直列および並列に交互に接続する複  
数のスイッチからなるスイッチ回路と、

前記n個のコンデンサが直列に接続されているときに直  
流電圧により前記n個のコンデンサを充電する直流電源  
と、

前記n個のコンデンサが直列に接続されているときにこ  
れらコンデンサにより分圧された一番低い分圧電圧点か  
ら電力を取り出し並列に接続されているときにこれらの  
コンデンサの端子電圧の電力を取り出す出力端子と、  
この出力端子の出力電圧を検出して所定の基準電圧と比  
較して基準電圧を超えているときに前記発振回路の発振  
を停止する信号を発生するコンパレータとを備え、前記  
スイッチ回路は、前記発振回路が停止状態にあるときに  
前記n個のコンデンサを並列接続状態とすることを特徴  
とする降圧DC/DCコンバータ。

【請求項11】前記直流電源は電池であり、前記特定の  
周波数は、一定であり、前記基準電圧は、前記直流電圧  
の1/nより小さい電圧であり、前記n個のコンデンサ  
と前記スイッチ回路とによりチャージポンプ回路が構成  
される請求項10記載の降圧DC/DCコンバータ。

【請求項12】前記n個のコンデンサの容量は実質的に  
等しいものである請求項11記載の降圧DC/DCコン  
バータ。

【請求項13】n個（nは3以上の整数）のコンデンサ  
と、

3

特定の周波数の信号を発生する発振回路と、  
この発振回路の出力信号を受けてスイッチングして前記  
n個のコンデンサを直列および並列に交互に接続する複  
数のスイッチからなるスイッチ回路と、  
直流電源と、  
前記n個のコンデンサが直列に接続されているときにこ  
れらコンデンサにより分圧された一番低い分圧電圧点か  
ら電力を取り出し並列に接続されているときにこれらの  
コンデンサの端子電圧の電力を取り出す出力端子と、  
この出力端子の出力電圧を検出して所定の基準電圧と比  
較して基準電圧を超えているときに前記発振回路の発振  
を停止する信号を発生するコンパレータとを備え、前記  
n個のコンデンサは、これらコンデンサが直列に接続さ  
れているときに前記直流電源により充電され、前記スイ  
ッチ回路は、前記発振回路が停止状態にあるときに前記  
n個のコンデンサを並列接続状態とすることを特徴とす  
る降圧DC/DCコンバータ。

【請求項14】前記n個のコンデンサの容量は実質的に  
等しいものである請求項13記載の降圧DC/DCコン  
バータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、降圧DC/DC  
コンバータに関し、詳しくは、PHS、携帯電話等の携  
帯用電話機、電子ブック、PDA（携帯端末装置）など  
の携帯型電子機器の電源回路として利用される降圧DC  
/DCコンバータにおいて、高効率でノイズの発生が少  
なく、占有面積が小さくて済むような降圧DC/DCコ  
ンバータに関する。

【0002】

【従来の技術】従来、PHS、携帯電話等の携帯用電話  
機、携帯型電子機器など、電池駆動の電子装置にあつて  
は、消費電力を低減するためにその動作電圧が低下して  
きており、搭載されるLSIが3V電源仕様から最近で  
は1.8V電源仕様で動作するようになってきている。  
さらに1.5V電源仕様のLSIも開発されはじめてい  
る。一方、その電源となる、この種の装置に使用される  
リチウムイオン電池などでは、通常、3.6V程度  
(3.0V~4.2V)の電圧のものが使用されてい  
る。そこで、前記のLSIの動作電力は、電池の電圧を  
降圧して得ることになるが、トランジスタにより降圧す  
る従来のシリースレギュレータでは、その効率が50%  
程度と低い。

【0003】一方、チャージポンプ回路と降圧トランジ  
スタにより降圧するものは、50%以上の高効率を得ら  
れるので、最近では、この回路が電池駆動の電子装置の  
電源回路として使用されている。この種の従来の降圧の  
スイッチド・キャパシタ型DC/DCコンバータとして  
は、特開平8-205524号「電圧変換装置」を挙げ  
ることができる。図3は、その回路11の一例であつ

4

て、電圧変換器9は、2つのコンデンサC1、C2と、こ  
れらコンデンサの接続状態を切り替える3つのスイッチ  
SWa、SWb、SWc、そしてスイッチ制御回路8を有  
している。この電圧変換器9は、2つのコンデンサC  
1、C2をスイッチSWa、SWbのON/OFF切換えに  
より直列に接続して入力電圧Vinの電力でこれらコンデ  
ンサを充電する。その充電後にスイッチSWa、SWb、  
SWcのON/OFF切換えによりコンデンサC1、C2  
の接続を並列に切り替えてコンデンサC1、C2の電圧を  
実質的に1/2にしてコンデンサC1、C2の電荷をコン  
デンサC3に転送して充電するとともに、その電力（充  
電された電荷）を出力端子9Aから外部に出力するもの  
である。8は、スイッチSWa、SWb、SWcの各スイ  
ッチをON/OFF制御するスイッチ制御回路である。  
なお、コンデンサC1、C2の容量は実質的に等しいもの  
とする。9Bは、電圧Vinの電力が入力される入力端子  
であり、コンデンサC3は、Vin/2の電圧の電力を充  
電する電力用のコンデンサである。

【0004】電圧変換器9により出力された出力端子9  
Aの電力は、MOSFETトランジスタQにより降圧さ  
れて出力端子11Aに電圧Voutの電力が出力される。  
トランジスタQのゲートは、差動増幅器7の出力端子に  
接続され、この出力により出力電圧Voutが制御され  
る。差動増幅器7は、+入力端子に基準電圧発生回路6  
から基準電圧Vrefを受け、その-入力端子に出力端子  
11Aからの電圧を受けて、出力端子11Aの電圧Vout  
が基準電圧Vrefになるように制御する。なお、この場  
合の出力端子11Aの電圧Voutは、そのまま検出電圧  
とされているが、電圧変換器9は、この電圧Voutに換  
えて抵抗分圧回路等により電圧Voutを分圧して一定の  
比率の電圧を検出電圧として得てもよい。

【0005】

【発明が解決しようとする課題】しかしながら、このよ  
うな降圧型のスイッチド・キャパシタ型DC/DCコン  
バータにあつては、降圧トランジスタにパワートランジ  
スタが必要になり、変換効率を90%以上にすることは  
難しく、しかも、電源回路の発熱の問題と占有面積が大  
きくなる欠点がある。この降圧型のスイッチド・キャパ  
シタ型DC/DCコンバータは、降圧トランジスタを使  
用することなく、電圧変換器9により直接コンデンサの  
切換スイッチを制御して出力電圧のレギュレーションを  
することも可能である。しかし、このDC/DCコンバ  
ータは、出力電圧Voutを安定化するためにスイッチ制  
御回路8のスイッチ周波数あるいは周期等を制御するこ  
とが必要であり、この制御によりコンデンサの充電が完  
了する前にスイッチ切換が行われるために、出力電圧V  
outの出力ラインにノイズが発生する欠点がある。この  
発明の目的は、このような従来技術の問題点を解決する  
ものであつて、高効率でノイズの発生が少なく、占有面  
積が小さい降圧DC/DCコンバータを提供することに

5

ある。

#### 【0006】

【課題を解決するための手段】このような目的を達成するためのこの発明の降圧DC/DCコンバータの特徴は、第1および第2のコンデンサと、特定の周波数の信号を発生する発振回路と、この発振回路の出力信号を受けてスイッチングして第1および第2のコンデンサを直列および並列に交互に接続する複数のスイッチからなるスイッチ回路と、第1および第2のコンデンサが直列に接続されているときに直流電圧によりこれらコンデンサを充電する直流電源と、第1および第2のコンデンサが直列に接続されているときにこれらコンデンサにより分圧された電圧点から電力を取り出し並列に接続されているときにこれらのコンデンサの端子電圧の電力を取り出す出力端子と、この出力端子の出力電圧を検出して所定の基準電圧と比較して基準電圧を超えているときに発振回路の発振を停止する信号を発生するコンパレータとを備えていて、スイッチ回路が、発振回路が停止状態にあるときに第1および第2のコンデンサを並列接続状態とするものである。

#### 【0007】

【発明の実施の形態】このように、この発明にあっては、特定の周波数で発振する発振回路の出力信号によりスイッチングして第1および第2のコンデンサを直列および並列に交互に接続する複数のスイッチからなるスイッチ回路を設けて、直列接続のときに分圧された電圧の電力を取り出し、さらに並列接続のときの充電された電圧の電力を各コンデンサから取り出すことにより効率のよい降圧変換ができる。さらに、目標となる基準出力電圧より電圧が上昇したときには、発振回路を停止させるだけの制御となるので、降圧トランジスタが不要となり、ノイズと電源回路の発熱の発生が抑制され、その占有面積も小さくて済む。その結果、この発明を適用した降圧DC/DCコンバータは、高効率でノイズの発生が少なく、発熱も少なく、さらに占有面積が小さいものとなる。

#### 【0008】

【実施例】図1は、この発明の降圧DC/DCコンバータを適用した一実施例のスイッチド・キャパシタ型DC/DCコンバータのブロック図、そして図2は、この発明の降圧DC/DCコンバータを適用した他の実施例のスイッチド・キャパシタ型DC/DCコンバータのブロック図である。なお、図3と同一の構成要素は同一の符号で示し、その説明を割愛する。図1において、10は、リチウムイオン電池1の電力で駆動されるスイッチド・キャパシタ型降圧DC/DCコンバータであって、発振回路(OSC)2と、インバータ3、ドライバ4A、4B、降圧チャージポンプ回路5、基準電圧発生回路6、そしてコンパレータ7Aとからなり、出力端子10Aにレギュレートされた出力電圧Voutの電力を発生

6

する。なお、10Bは、電池1から電圧Vinの電力が入力される入力端子であり、入力端子10Bから出力端子10Aに至る各回路を1つのICの内部にIC化されている。

【0009】ここでは、図3の降圧トランジスタQが削除され、コンパレータ7Aの出力は、発振回路2に加えられている。コンパレータ7Aは、-入力端子に基準電圧発生回路6から基準電圧Vrefを受け、その+入力端子が出力端子10Aに接続され、出力電圧Voutを受ける。これにより出力電圧Voutが基準電圧Vrefより高いときにはHIGHレベル(以下“H”)の信号が発生して発振回路2の発振を停止させる。なお、前記したように出力端子10Aの電圧Voutは、そのまま検出電圧とされているが、DC/DCコンバータ10は、この電圧Voutに換えて抵抗分圧回路等により電圧Voutを分圧して一定の比率の電圧を検出電圧として得てもよい。この場合には、基準電圧発生回路6の基準電圧Vrefは、一定の比率に対応する低い電圧になる。降圧チャージポンプ回路5は、図3の電圧変換器9に対応する回路であって、コンデンサC1をコンデンサC2に対してスイッチSW1, SW2, SW3, SW4のON/OFF切換により並列接続と直列接続に切換える。

【0010】降圧チャージポンプ回路5のコンデンサC1の一端子は、スイッチSW1を介して電池1の正極側(Vin)に接続され、かつ、スイッチSW2を介して出力端子10Aに接続されている。コンデンサC1の残りの一端子は、スイッチSW3を介して接地ラインに接続され、この接地ラインを介して電池1の負極側に接続され、かつ、スイッチSW4を介して出力端子10Aに接続されている。これらスイッチSW1, SW2, SW3, SW4は、通常、MOSFETトランジスタで構成され、IC化される。降圧チャージポンプ回路5のコンデンサC2の一端子は、出力端子10Aに接続され、かつ、その残りの一端子は、接地ラインを介して電池1の負極側に接続されている。

【0011】スイッチSW1, SW4は、発振回路2から実質的にデューティ50%の出力パルスPをドライバ4Aを介して受けて出力パルスPが“H”の期間の間ONし、それ以外はOFFする。スイッチSW2, SW3は、発振回路2の出力パルスPをインバータ3、ドライバ4Bを介して受けて出力パルスPが“L”期間の間ONするものであって、スイッチSW1, SW4に対して相補的にON/OFFする。そこで、発振回路2の出力パルスPが“H”のときには、コンデンサC1とコンデンサC2とがスイッチSW1, SW4のONにより直列に接続され、発振回路2の出力パルスPが“L”のときには、コンデンサC1とコンデンサC2とがスイッチSW2, SW3のONにより並列に接続されて出力端子10Aには、電池1の電圧Vinの1/2の電圧より少し低い電圧が出力される。このとき、基準電圧Vrefの電圧がVin/2の

7

電圧より少し低い電圧 ( $=V_{in}/2-\alpha$ ) に設定されている。例えば、電池1の電圧が3.8Vとすれば、 $V_{ref}=1.8V$  ( $<1.9V$ ) であり、出力電圧 $V_{out}$ も1.8Vに安定化される。なお、電池1の電圧は、前記の場合、3.8Vであるが、通常4.2V~3.0V程度の範囲の1つの電圧が選択される。しかし、電池1の電圧はこの範囲に限定されるものではない。

【0012】その全体的な動作を説明すると、発振回路2からのパルスでコンデンサの接続切換（スイッチング）が行われ、出力端子10Aの電圧を電池1の電圧 $V_{in}$ に対してこれを実質的に $1/2$ の電圧に降圧して出力端子10Aに出力電圧 $V_{out}$  ( $\approx V_{in}/2-\alpha$ ) を発生する。なお、 $\alpha$ は、レギュレーションのための電圧であり、電池1の電圧が4.2V~3.0Vの範囲では、0.05V~0.5V程度の電圧でよい。出力電圧 $V_{out}$ が $V_{in}/2-\alpha$ よりも大きくなると、言い換えれば、出力電圧 $V_{out}$ が基準電圧 $V_{ref}$ より高いときにはコンパレータ7Aから“H”の出力パルスSPが発生して発振回路2の発振出力が停止し、発振回路2の出力パルスPは“L”となる。

【0013】発振回路2の発振が停止すると、その出力パルスPは“L”に維持されるので、スイッチSW2、SW3がONのままとなり、スイッチSW1、SW4がOFFのままとなって、コンデンサC1とコンデンサC2とは並列に接続された状態を維持する。これによりコンデンサC1とコンデンサC2の並列接続による充電電荷が出力端子10Aから出力され、放電されていく。この放電により出力端子10Aの電圧が低下してやがて出力電圧 $V_{out}$ が $V_{in}/2-\alpha$ よりも下がると、コンパレータ7Aからの出力パルスSPの発生が停止して発振回路2の発振が再開される。これによりコンデンサC1とコンデンサC2が直列接続されて充電され、結果として出力電圧 $V_{out}$ が $V_{in}/2-\alpha$  ( $=1.8V$ ) に維持されるような制御となる。すなわち、ここでは、安定化される目標電圧が $V_{in}/2-\alpha$ であり、これは、基準電圧 $V_{ref}$ に対応している。以上の場合、発振回路（OSC）2の発振周波数は一定であってコンデンサC1、C2の充電が完了してからスイッチを切換える周波数に設定されている。そこで、降圧チャージポンプ回路5は、常に、コンデンサC1、C2の充電が完了した形で確実な降圧動作をする。これにより出力電圧 $V_{out}$ の出力ラインに発生するスイッチングノイズが抑制される。

【0014】以上説明してきたが、実施例のDC/DCコンバータ10は、 $1/2$ の降圧の動作をしているが、図2に示すように、この発明のDC/DCコンバータ100は、コンデンサの数を $n$ 個として、この $n$ 個のコン

8

デンサをスイッチングにより直列に接続し、相補スイッチングによりこの $n$ 個のコンデンサを並列に切換接続をすることで $1/n$ の電圧より少し低い電圧にレギュレーションすることができることはもちろんである。なお、この場合、 $n$ 個のコンデンサが直列に接続されているときにこれらコンデンサにより分圧された一番低い分圧電圧点出力端子に接続されて、この分圧電圧点から電力を取り出すことになる。さらに、実施例のコンデンサC1とコンデンサC2は、実質的に等しいものであるが、これらコンデンサの容量を選択することで、任意の降圧電圧を出力することが可能である。また、実施例では、直流電源として電池を使用しているが、これは、AC電源から整流回路等を介して直流電圧を発生する直流電源回路であってもよいことはもちろんである。

【0015】

【発明の効果】以上説明してきたように、この発明においては、特定の周波数で発振する発振回路の出力信号によりスイッチングして第1および第2のコンデンサを直列および並列に交互に接続する複数のスイッチからなるスイッチ回路を設けて、直列接続のときに分圧された電圧の電力を取り出し、さらに並列接続のときの充電された電圧の電力を各コンデンサから取り出すことにより効率のよい降圧変換ができる。さらに、目標となる基準出力電圧より電圧が上昇したときには、発振回路を停止させるだけでの制御となるので、降圧トランジスタが不要となり、ノイズと電源回路の発熱の発生が抑制され、その占有面積も小さくて済む。その結果、この発明を適用した降圧DC/DCコンバータは、高効率でノイズの発生が少なく、発熱も少なく、さらに占有面積が小さいものとなる。

【図面の簡単な説明】

【図1】図1は、この発明の降圧DC/DCコンバータを適用した一実施例のスイッチド・キャパシタ型DC/DCコンバータのブロック図である。

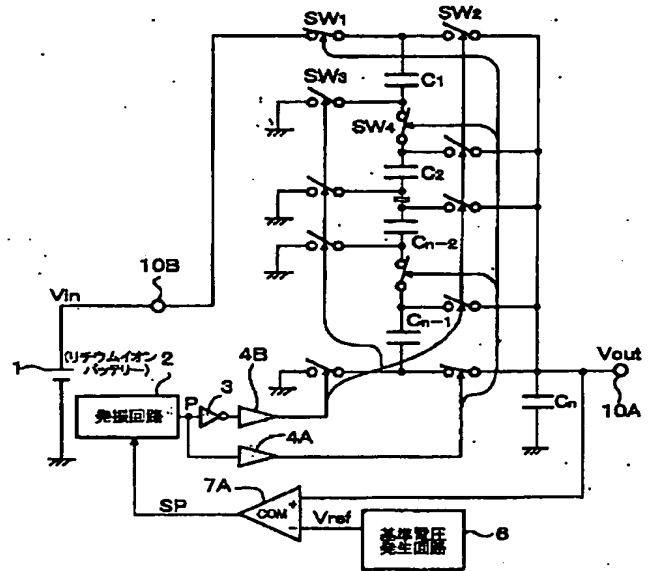
【図2】図2は、この発明の降圧DC/DCコンバータを適用した他の実施例のスイッチド・キャパシタ型DC/DCコンバータのブロック図である。

【図3】図2は、従来のスイッチド・キャパシタ型降圧DC/DCコンバータの一例をしめす説明図である。

【符号の説明】

1…リチウムイオン電池、2…発振回路（OSC）、3…インバータ、4A、4B…ドライバ、5…降圧チャージポンプ回路、6…基準電圧発生回路、7A…コンパレータ、9…電圧変換器、10、11…スイッチド・キャパシタ型DC/DCコンバータ、9A、10A、11A…出力端子。

【図 2】



The diagram shows a differential amplifier circuit. The input  $V_{in}$  is connected to the non-inverting input of the amplifier through a switch  $SW_1$  (labeled 9B). The inverting input is connected to the output  $V_{out}$  through a switch  $SW_2$  (labeled 9A). A feedback loop is formed by a capacitor  $C_1$  and a resistor  $R_1$  (labeled 9). The output  $V_{out}$  is also connected to the non-inverting input through a switch  $SW_3$  (labeled 9C). A reference voltage  $V_{ref}$  is applied to the inverting input through a resistor  $R_2$  (labeled 9D). The output  $V_{out}$  is also connected to the inverting input through a resistor  $R_3$  (labeled 9E). A switch control circuit (labeled 8) is connected to the gates of the switches  $SW_1$ ,  $SW_2$ , and  $SW_3$ . The switch control circuit is connected to a common source terminal (labeled 9F) and a common drain terminal (labeled 9G). The common source terminal is connected to ground through a resistor  $R_4$  (labeled 9H). The common drain terminal is connected to the output  $V_{out}$  through a resistor  $R_5$  (labeled 9I).